

S. Stevenson
JH 4
5-21-01



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: In-Duk SONG

GAU: TBA

SERIAL NO: NEW

EXAMINER: TBA

FILED: December 18, 2000

FOR: IN-PLANE SWITCHING LCD PANEL

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- Full benefit of the filing date of U.S. Application Serial Number [US App No], filed [US App Dt], is claimed pursuant to the provisions of 35 U.S.C. §120.
- Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

| <u>COUNTRY</u> | <u>APPLICATION NUMBER</u> | <u>MONTH/DAY/YEAR</u> |
|----------------|---------------------------|-----------------------|
| KOREA | 1999-58108 | 16 DECEMBER 1999 |

Certified copies of the corresponding Convention Application(s)

- is/are submitted herewith
- will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
 - are submitted herewith
 - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

LONG ALDRIDGE & NORMAN LLP

Rebecca A. Goldman
Song K. Jung

Registration No. 35,210

Rebecca A. Goldman
Registration No. 41,786

Sixth Floor
701 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
Tel. (202) 624-1200
Fax. (202) 624-1298

Date: December 18, 2000

U.S. PRO
JC929 09/127770
12/18/00

대한민국 특허청
KOREAN INDUSTRIAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Industrial
Property Office.

출원번호 : 특허출원 1999년 제 58108 호
Application Number

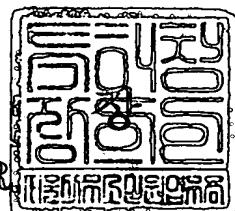
출원년월일 : 1999년 12월 16일
Date of Application

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)

2000 년 11 월 14 일

특허청

COMMISSIONER



| | | | |
|------------|--|---|----------|
| 【서류명】 | 특허출원서 | | |
| 【권리구분】 | 특허 | | |
| 【수신처】 | 특허청장 | | |
| 【참조번호】 | 0003 | | |
| 【제출일자】 | 1999. 12. 16 | | |
| 【발명의 명칭】 | 횡전계 방식의 액정표시장치 및 그 제조방법 | | |
| 【발명의 영문명칭】 | IPS mode Liquid crystal display device and method for fabricating the same | | |
| 【출원인】 | | | |
| 【명칭】 | 엘지 .필립스 엘시디 주식회사 | | |
| 【출원인코드】 | 1-1998-101865-5 | | |
| 【대리인】 | | | |
| 【성명】 | 정원기 | | |
| 【대리인코드】 | 9-1998-000534-2 | | |
| 【포괄위임등록번호】 | 1999-001832-7 | | |
| 【발명자】 | | | |
| 【성명의 국문표기】 | 송인덕 | | |
| 【성명의 영문표기】 | SONG, IN DUK | | |
| 【주민등록번호】 | 661011-1227113 | | |
| 【우편번호】 | 730-100 | | |
| 【주소】 | 경상북도 구미시 비산동 489-1 전원아파트 106호 | | |
| 【국적】 | KR | | |
| 【취지】 | 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 정원 기 (인) | | |
| 【수수료】 | | | |
| 【기본출원료】 | 20 | 면 | 29,000 원 |
| 【가산출원료】 | 12 | 면 | 12,000 원 |
| 【우선권주장료】 | 0 | 건 | 0 원 |
| 【심사청구료】 | 0 | 항 | 0 원 |
| 【합계】 | 41,000 원 | | |
| 【첨부서류】 | 1. 요약서·명세서(도면)_1통 | | |

【요약서】**【요약】**

본 발명은 서로 이격되어 배치된 제 1, 2 기판과; 상기 제 1 기판 상에 일 방향으로 형성된 다수 개의 게이트 배선과; 상기 게이트 배선과 직교하는 방향으로 형성된 다수 개의 데이터 배선과; 상기 게이트 배선과 실질적으로 평행하게 연장된 공통배선과; 상기 공통배선과 접촉하며 상기 데이터 배선과 동일한 방향으로 분기되고, 실질적으로 투명한 물질인 다수 개의 공통전극과; 상기 공통전극과 실질적으로 평행하면서 상기 다수 개의 공통전극과 엇갈리게 배열되고, 상기 공통전극과 동일 물질인 화소전극과; 상기 제 1, 2 기판 사이에 충진된 액정층을 포함하는 횡전계 방식의 액정표시장치에 관해 개시하고 있다.

【대표도】

도 6

【명세서】**【발명의 명칭】**

횡전계 방식의 액정표시장치 및 그 제조방법{IPS mode Liquid crystal display device and method for fabricating the same}

【도면의 간단한 설명】

도 1은 일반적인 액정표시장치의 한 화소부에 해당하는 단면을 도시한 단면도.

도 2는 일반적인 횡전계 방식(IPS)의 액정표시장치의 한 화소부에 해당하는 단면을 도시한 단면도.

도 3a 내지 도 3b는 일반적인 IPS 모드 액정표시장치의 동작을 나타내는 사시도.

도 4는 일반적인 IPS 모드 액정표시장치의 평면을 도시한 평면도.

도 5a 내지 도 5d는 도 4의 데이터 패드 부분의 V-V의 절단선을 따라 자른 단면의 제작공정을 도시한 공정도.

도 6은 본 발명의 제 1 실시예에 따른 IPS 모드 액정표시장치의 평면을 도시한 평면도.

도 7은 도 6의 절단선 VII-VII를 따라 자른 단면을 도시한 도면.

도 8과 도 9는 도 6의 절단선 VIII-VIII의 단면을 도시한 단면도.

도 10은 도 6의 절단선 X-X의 단면을 도시한 단면도.

도 11과 도 12는 공통배선 및 게이트 배선에 공통 전극용 투명도전물질을 코팅하는 예를 도시한 도면.

도 13은 본 발명의 제 2 실시예에 따른 IPS 모드 액정표시장치의 평면을 도시한 평면도.

도 14는 도 13의 절단선 X II-X II를 따라 자른 단면을 도시한 도면.

<도면의 주요 부분에 대한 부호의 설명>

100 : 게이트 배선

120 : 공통 배선

130 : 공통 전극

200 : 데이터 배선

210 : 소스 전극

220 : 드레인 전극

230 : 스토리지 전극

240 : 드레인 콘택홀

250 : 스토리지 콘택홀

300 : 화소전극

310 : 신호 인출배선

110 : 게이트 전극

132 : 게이트 절연막

134 : 액티브층

136 : 보호막

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<22> 본 발명은 화상 표시장치에 관한 것으로, 더욱 상세하게는 박막 트랜지스터(Thin Film Transistor : TFT)를 포함하는 액정표시장치(Liquid Crystal Display : LCD)의 제조방법 및 그 제조 방법에 따른 액정표시장치에 관한 것이다.

<23> 특히, 본 발명은 일반적인 액정표시장치에 사용되고 있는 공통전극이 컬러필터와 동시에 형성된 방식이 아닌, 박막 트랜지스터 배열기판 상에 화소전극과 공통전극이 동일 평면상에 형성된 횡전계 방식(In-Plane Switching : 이하 IPS 모드라 칭함)의 액정표시장치를 제조함에 있어서, 그 제조 공정 수를 줄이는 것에 관한 것이다.

<24> 일반적으로 액정표시장치의 구동원리는 액정의 광학적 이방성과 분극성질을 이용한다. 상기 액정은 구조가 가늘고 길기 때문에 문자의 배열에 방향성을 갖고 있으며, 인위적으로 액정에 전기장을 인가하여 문자배열의 방향을 제어할 수 있다.

<25> 따라서, 상기 액정의 문자배열 방향을 임의로 조절하면, 액정의 문자배열이 변하게 되고, 광학적 이방성에 의하여 상기 액정의 문자 배열 방향으로 빛이 굴절하여 화상정보를 표현할 수 있다.

<26> 현재에는 박막 트랜지스터와 상기 박막 트랜지스터에 연결된 화소전극이 행렬 방식으로 배열된 능동행렬 액정표시장치(Active Matrix LCD : AM-LCD)가 해상도 및 동영상 구현능력이 우수하여 가장 주목받고 있다.

<27> 일반적으로 액정표시장치를 구성하는 기본적인 부품인 액정 패널의 구조를 살펴보면 다음과 같다.

<28> 도 1은 일반적인 액정 패널의 단면을 도시한 단면도이다.

<29> 액정 패널(20)은 여러 종류의 소자들이 형성된 두 장의 기판(2, 4)이 서로 대응되게 붙어 있고, 상기 두 장의 기판(2, 4) 사이에 액정층(10)이 끼워진 형태로 위치하고 있다.

<30> 상기 액정 패널(20)에는 색상을 표현하는 컬러필터가 형성된 상부 기판(4)과 상기

액정층(10)의 문자 배열방향을 변환시킬 수 있는 스위칭 회로가 내장된 하부 기판(2)으로 구성된다.

<31> 상기 상부 기판(4)은 색을 구현하는 컬러필터층(8)과, 상기 컬러필터층(8)을 덮는 공통전극(12)이 형성되어 있다. 상기 공통전극(12)은 액정(10)에 전압을 인가하는 한쪽 전극의 역할을 한다. 상기 하부 기판(2)은 스위칭 역할을 하는 박막 트랜지스터(S)와, 상기 박막 트랜지스터(S)로부터 신호를 인가받고 상기 액정(10)으로 전압을 인가하는 다른 한쪽의 전극역할을 하는 화소전극(14)으로 구성된다.

<32> 상기 화소전극(14)이 형성된 부분을 화소부(P)라고 한다.

<33> 그리고, 상기 상부 기판(4)과 하부 기판(2)의 사이에 주입되는 액정(10)의 누설을 방지하기 위해, 상기 상부 기판(4)과 하부 기판(2)의 가장자리에는 실런트(sealant : 6)로 봉인되어 있다.

<34> 상기 하부 기판(2)에는 다수개의 박막 트랜지스터(S)와 상기 박막 트랜지스터와 각각 연결된 다수개의 화소전극(14)이 배열된다.

<35> 상술한 액정표시장치는 상부 기판인 컬러필터 기판에 공통전극이 형성된 구조이다. 즉, 상기 공통전극이 상기 화소전극과 수직으로 형성된 구조의 액정표시장치는 상-하로 걸리는 전기장에 의해 액정을 구동하는 방식으로, 투과율과 개구율 등의 특성이 우수하며, 상판의 공통전극이 접지역할을 하게 되어 정전기로 인한 액정 셀의 파괴를 방지할 수 있다.

<36> 그러나, 상-하로 걸리는 전기장에 의한 액정 구동은 시야각 특성이 우수하지 못한 단점을 갖고 있다. 따라서, 상기의 단점을 극복하기 위해 새로운 기술이 제안되고 있다.

하기 기술될 액정표시장치는 수평장에 의한 액정 구동방법으로 시야각 특성이 우수한 장점을 갖고 있다.

<37> 이하, 도 2를 참조하여 IPS 모드의 액정표시장치에 관해 상세히 설명한다.

<38> 기판(30) 상에 화소전극(34)과 공통전극(36)이 동일 평면 상에 형성되어 있다. 즉, 액정(10)은 상기 동일 기판(1) 상에 상기 화소전극(34)과 공통전극(36)의 수평 전계(35)에 의해 작동한다. 상기 액정층(10) 상에는 컬러필터 기판(32)이 형성되어 있다.

<39> 도 3a 내지 도 3b는 IPS 모드에서 전압 온/오프시 액정의 상 변이 모습을 나타내는 도면이다.

<40> 즉, 화소전극(34) 또는 공통전극(36)에 수평장의 전계(35)가 인가되지 않은 오프(off) 상태에서는 액정의 상 변이가 일어나지 않고 있음을 보이고 있다. 예를 들어 두 전극(34, 36)의 수평 방향에서 기본적으로 45° 틀어져있다(도 3a).

<41> 도 3b는 상기 화소전극(34)과 공통전극(36)에 전압이 인가된 온(on) 상태에서의 액정의 상 변이를 도시한 도면으로, 도 3a의 오프 상태와 비교해서 45° 정도로 뒤틀림 각을 가지고, 화소전극(34)과 공통전극(36)의 수평방향과 액정의 비틀림 방향이 일치함을 알 수 있다.

<42> 상술한 바와 같이 IPS 모드를 사용하는 액정표시장치는 동일 평면 상에 화소전극과 공통전극이 모두 존재하기 때문에 평행장(35)을 이용한다는 특징이 있다.

<43> 또한, 컬러필터 기판에는 투명 전극이 사용되지 않으며, 상기 IPS 모드의 액정표시장치에 사용되는 액정은 유전율 이방성이 음인 액정이다.

<44> 상기 IPS 모드의 장점으로는 광시야각이 가능하다는 것이다. 즉, 액정표시장치를

정면에서 보았을 때, 상/하/좌/우 방향으로 약 70° 방향에서 가시할 수 있다. 그리고, 일 반적으로 사용되는 액정표시장치에 비해 제작 공정이 간단하고, 시야각에 따른 색의 이동이 적은 장점이 있다.

<45> 그러나, 공통 전극(36)과 화소전극(34)이 동일 기판 상에 존재하기 때문에 빛에 의한 투과율 및 개구율이 저하되는 단점이 있다. 또한, 구동전압에 의한 응답시간을 개선해야 하고, 셀캡의 미스-얼라인 마진이 적기 때문에 상기 셀캡을 균일하게 해야 하는 단점이 있다.

<46> 즉, IPS 모드의 액정표시장치는 상기와 같은 장점과 단점이 있으므로 사용자의 사용 용도에 따라 선택해서 사용할 수 있다.

<47> 하기 기술될 내용은 상기 IPS 모드의 액정표시장치의 제작 공정에 관한 것이다.

<48> 도 4는 종래의 IPS 모드 액정표시장치의 평면도를 도시한 도면이다. 도면에 도시된 바와 같이 가로방향으로 게이트 배선(50)과 공통배선(54)이 평행을 이루며 형성되어 있고, 세로방향으로 데이터 배선(60)이 상기 게이트 배선(50) 및 공통배선(54)과 수직을 이루며 형성되어 있다.

<49> 그리고, 상기 게이트 배선(50)의 일측에는 게이트 전극(52)이 형성되어 있으며, 상기 게이트 전극(52) 부근의 상기 데이터 배선(60)에는 소스 전극(62)이 상기 게이트 전극(52)과 소정면적 오버랩되게 형성되어 있고, 상기 소스 배선(62)과 대응되는 위치에 드레인 전극(64)이 형성되어 있다.

<50> 또한, 상기 공통배선(54)은 상기 공통배선(54)에서 분기된 다수개의 공통전극(54a)이 형성되어 있으며, 상기 드레인 전극(64)에는 인출배선(66)이 연결되어 있고, 상기 인

출배선(66)은 인출배선(66)에서 분기된 다수개의 화소전극(66a)이 형성되어 있다. 상기 공통전극(54a)과 상기 화소전극(66a)은 서로 엇갈리게 구성되어 있다.

<51> 도 5a 내지 도 5d는 도 4의 절단선 V-V로 자른 단면의 제작 공정을 도시한 공정 도로서, 먼저, 도 5a에 대해 설명하면 다음과 같다.

<52> 도 5a는 기판(1) 상에 제 1 금속층으로 게이트 전극(52)과 공통전극(54a)을 형성하는 단계를 도시한 도면이다.

<53> 상기 제 1 금속층(52, 54a)은 알루미늄(Al), 크롬(Cr), 몰리브덴(Mo), 텉스텐(W) 등의 금속을 사용할 수 있다.

<54> 도 5b는 상기 제 1 금속층(52, 54a) 상에 게이트 절연막(70)과 액티브층(72)을 형성하는 단계를 도시하고 있다.

<55> 상기 게이트 절연막(70)은 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_2)을 사용할 수 있으며, 상기 액티브층(72)은 도면에 도시되지는 않았지만, 비정질 실리콘과 불순물이 함유된 비정질 실리콘의 적층구조로 되어 있다.

<56> 도 5c는 상기 액티브층(72) 상에 제 2 금속층으로 소스 및 드레인 전극(62, 64)과 화소전극(66a)을 형성하는 단계를 도시하고 있다.

<57> 상기 소스 및 드레인 전극(62, 64)은 상기 액티브층(72) 상에 형성되며, 상기 화소전극(66a)은 상기 게이트 절연막(70) 상에 상기 화소전극(54a)의 소정 간격(L) 이격되게 형성한다.

<58> 도 5d는 상기 제 2 금속층(62, 64, 66a) 및 기판 전면에 걸쳐 보호막(74)을 형성하는 단계를 도시하고 있다.

<59> 상기 보호막(74)은 상기 액티브층(72)을 외부의 습기나 이물질로부터 보호하기 위한 목적으로 형성한다.

<60> 상술한 바와 같이 IPS 모드의 액정표시장치는 공통전극(54a)과 화소전극(66a)이 기판(1)에 동시에 형성된 구조로서, 시야각 향상에 큰 이점을 갖고 있다.

【발명이 이루고자 하는 기술적 과제】

<61> 그러나, 화소전극(66a)과 공통전극(54a)이 동일 기판에 공존함으로써, 개구율이 떨어지는 치명적인 단점이 있다.

<62> 즉, 상기 화소전극 및 공통전극(66a, 54a)이 불투명 금속으로 이루어지기 때문에 상기 각 전극(화소전극, 공통전극)이 형성된 부분에서는 백라이트로부터 발생된 빛이 통과하지 못하게 되므로 상기 전극들이 차지하는 면적만큼이 개구부에서 제외된다.

<63> 상기와 같은 문제점을 해결하기 위해, 상기 화소전극(66a)과 공통전극(54a)의 간격(L)을 크게 하면 개구율의 문제를 어느 정도 해결할 수 있으나, 상기 화소전극(66a)과 공통전극(54a)의 간격(L)이 커짐으로써, IPS 모드의 액정을 구동하기 위한 문턱전압(V_{Th})이 커지는 단점이 있으며, 이는 구동전압의 증가를 불러온다.

<64> 즉, IPS 모드의 액정표시장치에서 화소전극(66a)과 공통전극(54a) 사이의 거리(L)를 길게 함으로써, 개구율을 크게 하여 휘도를 향상할 수 있으나, 구동전압과 상기 각 전극간의 거리(L)는 서로 양립할 수 없는 문제점이 있다.

<65> 한편, 상기 개구율은 액정표시장치에서 휘도와 밀접한 관련이 있으며, 상기 휘도를 높게 하기 위해서는 백라이트의 밝기가 높아야 한다. 따라서, 전력소비가 증가하는 단점

이 있다.

<66> 상술한 문제점을 해결하기 위해 본 발명에서는 개구율이 향상된 IPS모드의 액정표 시장치를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<67> 상기와 같은 목적을 달성하기 위해 본 발명에서는 서로 이격되어 배치된 제 1, 2 기판과; 상기 제 1 기판 상에 일 방향으로 형성된 다수 개의 게이트 배선과; 상기 게이트 배선과 직교하는 방향으로 형성된 다수 개의 데이터 배선과; 상기 게이트 배선과 실질적으로 평행하게 연장된 공통배선과; 상기 공통배선과 접촉하며 상기 데이터 배선과 동일한 방향으로 분기되고, 실질적으로 투명한 물질인 다수 개의 공통전극과; 상기 공통전극과 실질적으로 평행하면서 상기 다수 개의 공통전극과 엇갈리게 배열되고, 상기 공통전극과 동일 물질인 화소전극과; 상기 제 1, 2 기판 사이에 충진된 액정충을 포함하는 획전계 방식의 액정표시장치를 제공한다.

<68> 또한, 본 발명에서는 기판과; 상기 기판 상에 형성된 게이트 전극과; 상기 게이트 전극과 동일 평면 상에 형성되고, 실질적으로 투명한 물질로 형성된 다수 개의 공통전극과; 상기 게이트 전극 및 공통전극이 형성된 기판을 덮는 게이트 절연막과; 상기 게이트 전극 상부 상기 게이트 절연막 상에 형성된 액티브충과; 상기 액티브충 상에 형성된 소스 및 드레인 전극과; 상기 소스 및 드레인 전극이 형성된 기판 전면에 걸쳐 형성되고, 상기 드레인 전극의 일부가 노출된 드레인 콘택홀을 갖는 보호막과; 상기 보호막 상에 형성되고, 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉하고, 상기 공통전극과

동일 물질인 다수 개의 화소전극을 포함하는 횡전계 방식의 액정표시장치를 제공한다.

<69> 그리고, 본 발명에서는 기판을 구비하는 단계와; 상기 기판 상에 제 1 금속으로 게이트 전극을 갖는 게이트 배선과 상기 게이트 배선과 평행한 공통배선을 형성하는 단계와; 실질적으로 투명한 제 2 금속으로 상기 공통배선과 접촉하는 다수개의 공통전극을 형성하는 단계와; 상기 제 1 및 제 2 금속이 형성된 기판 상에 게이트 절연막을 형성하는 단계와; 상기 게이트 전극이 형성된 게이트 절연막 상에 액티브층을 형성하는 단계와; 제 3 금속으로 상기 게이트 배선과 수직한 방향으로 데이터 배선과, 상기 데이터 배선에서 연장되고 상기 액티브층과 접촉하는 소스 전극과, 상기 게이트 전극을 중심으로 상기 소스 전극과 대응되는 방향에 드레인 전극과, 상기 공통배선 상부 상기 게이트 절연막 상에 스토리지 전극을 형성하는 단계와; 상기 제 3 금속 상부에 상기 드레인 전극 및 상기 스토리지 전극의 일부가 각각 노출된 드레인 콘택홀 및 스토리지 콘택홀을 갖는 보호막을 형성하는 단계와; 실질적으로 투명한 제 4 금속으로 상기 드레인 콘택홀 및 상기 스토리지 콘택홀을 통해 상기 드레인 전극과 스토리지 전극과 접촉하고, 상기 각 공통전극과 서로 엇갈리게 다수개의 화소전극을 형성하는 단계를 포함하는 횡전계 방식의 액정표시장치 제조방법을 제공한다.

<70> 이하, 첨부된 도면을 참조하여 본 발명을 상세히 설명한다.

<71> 제 1 실시예

<72> 도 6은 본 발명에 따른 IPS 모드의 액정표시장치를 도시하고 있다. 상기 IPS모드의

액정표시장치의 원리에 관해서는 상술한 바 있기 때문에 자세한 설명은 생략한다.

<73> 도 6에 도시된 바와 같이, 본 발명에 따른 IPS모드의 액정표시장치는 가로방향으로 게이트 배선(100)과 상기 게이트 배선에서 연장되어 형성된 게이트 전극(110)과 상기 게이트 배선(100)과 평행하게 공통배선(120)이 형성된다.

<74> 또한, 상기 공통배선(120)과 전기적으로 접촉하며, 상기 공통배선(120)에서 수직으로 분기된 다수개의 공통전극(130)이 형성된다.

<75> 그리고, 상기 공통배선(120) 상에는 스토리지 전극(230)이 형성되어 있다.

<76> 한편, 상기 게이트 배선(100)과 수직인 방향으로 데이터 배선(200)이 형성되며, 상기 게이트 전극(110)이 형성된 부근의 상기 데이터 배선(200)에는 소스 전극(210)이 연장되어 있다.

<77> 그리고, 상기 게이트 전극(110)을 중심으로 소스 전극(210)과 대응되는 방향으로 드레인 전극(220)이 형성되며, 상기 드레인 전극(220) 상에는 드레인 콘택홀(240) 형성된다.

<78> 또한, 상기 드레인 콘택홀(240)을 통해 상기 드레인 전극(220)과 접촉하는 신호인 출 배선(310)이 형성되며, 상기 신호인출 배선(310)에서 다수 개의 화소전극(300)이 분기되어 형성된다.

<79> 그리고, 상기 화소전극(300)은 상기 공통배선(120) 상부의 상기 스토리지 전극(230)까지 연장되어 형성되며, 상기 스토리지 전극(230)과 스토리지 콘택홀(250)을 통해 접촉하고 있다.

<80> 여기서, 상기 공통배선(120)에서 분기된 다수개의 공통 전극(130)과 상기 신호인출

배선(310)에서 분기된 다수개의 화소전극(300)은 소정의 간격을 두고 서로 엇갈리게 구성되어 있다.

<81> 여기서, 상기 공통배선(120), 게이트 배선(100), 데이터 배선(200)은 실질적으로 불투명한 금속이고, 상기 공통전극(130), 화소전극(300)은 실질적으로 투명한 투명전극으로 구성된다.

<82> 상기 불투명 금속은 크롬(Cr), 알루미늄(Al), 알루미늄 합금, 몰리브덴(Mo), 탄탈(Ta), 텉스텐(W), 안티몬(Sb) 등의 금속 및 이들을 적층하여 사용될 수 있고, 상기 투명전극은 인듐-탄-옥사이드(ITO), 인듐-징크-옥사이드(IZO)가 사용될 수 있다.

<83> 도 7은 도 6의 절단선 VII-VII로 자른 단면을 도시한 도면으로, 도 7을 참조하여 본 발명에 따른 IPS모드의 액정표시장치의 제작공정을 설명하면 다음과 같다.

<84> 먼저, 기판(1) 상에 게이트 전극(110) 및 공통전극(130)을 각각 형성한다. 이 때, 상기 게이트 전극(110)과 상기 공통전극(130)은 각각 다른 물질이기 때문에, 상기 게이트 전극(110)과 공통전극(130)은 공정상 각각 다른 공정에서 형성한다.

<85> 이후, 상기 게이트 전극(110) 및 상기 공통전극(130)이 형성된 기판(1) 상에 게이트 절연막(132)을 형성하고, 상기 게이트 전극(110) 상부 상기 게이트 절연막(132) 상에 액티브층(134)을 형성한다.

<86> 상기 게이트 절연막(132)은 실리콘 질화막(SiN_x) 또는 실리콘 산화막(SiO_2)을 사용하며, 상기 액티브층(134)은 비정질 실리콘과 불순물 비정질 실리콘의 적층구조로 형성한다.

<87> 이후, 상기 액티브층(134) 상에 소스 및 드레인 전극(210, 220)을 형성한다.

<88> 상기 소스 및 드레인 전극(210, 220)은 상기 게이트 전극(110)과 동일 물질로 형성되며, 상기 소스 전극(210)은 데이터 배선(200)에서 연장된다.

<89> 또한, 상기 소스 및 드레인 전극(210, 220) 및 기판(1)의 전면에 걸쳐 보호막(136)을 증착하고 패터닝하여 상기 드레인 전극(220)의 일부가 노출되도록 드레인 콘택홀(240)을 형성한다.

<90> 이후, 상기 드레인 콘택홀(240)을 통해 상기 드레인 전극(220)과 접촉하는 화소전극(300)을 형성한다.

<91> 여기서, 상기 화소전극(300)은 실질적으로 투명한 도전성 물질인 인듐-탄-옥사이드(ITO) 또는 인듐-징크-옥사이드(IZO) 등이 사용된다.

<92> 이어서, 도시하지는 않았지만, 상기 화소전극(300) 위에 배향막을 형성한다. 상기 한 배향막으로는 폴리이미드(polyimide) 또는 광배향물질을 사용할 수 있으며, 러빙이나 광배향으로 배향처리한다.

<93> 상술한 바와 같이 본 발명에 따른 IPS 모드의 액정표시장치의 경우, 화소부에 형성된 화소전극(300) 및 공통전극(130)이 투명한 도전성 물질로 형성되기 때문에 일반적인 IPS모드의 액정표시장치에서 문제시되던 개구율의 문제를 근원적으로 해결할 수 있는 구조이다.

<94> 도 8과 도 9는 도 6의 절단선 VIII-VIII로 자른 단면을 도시한 도면으로, 공통배선(120)과 공통전극(130)의 구조를 도시하고 있다.

<95> 즉, 도 8과 도 9에 도시된 도면은 공정상의 차이를 나타내며, 공통배선(120)을 상기 공통전극(130) 보다 먼저 형성할 때의 도면이 도 8에 도시된 도면이고, 나중에 형성

할 때의 도면이 도 9가 될 것이다.

<96> 도 10은 도 6의 절단선 X-X으로 자른 단면을 도시한 도면으로, 스토리지 캐페시터 부분을 도시하고 있다.

<97> 상기 스토리지 캐페시터는 두 개의 전극과 상기 각 전극 사이에 형성된 유전층으로 구성되며, 전하를 축적하는 기능을 하게 되며, 그 구조는 도 10을 참조하여 설명한다.

<98> 먼저, 기판(1) 상에 공통배선(120)이 형성되며, 상기 공통배선(120) 상에는 게이트 절연막(132)이 형성된다.

<99> 상기 공통배선(120)은 게이트 배선(미도시)과 동시에 형성되며, 상기 게이트 배선과 동일 물질이다.

<100> 상기 게이트 절연막(132) 상에는 스토리지 전극(230)이 형성되며, 상기 스토리지 전극(230)은 소스 및 드레인 전극(미도시)과 동일물질로, 동일 공정에서 형성된다.

<101> 또한, 상기 스토리지 전극(230) 상에는 보호막(136)이 형성되며, 상기 보호막(136)에는 상기 스토리지 전극(230)의 일부가 노출된 스토리지 콘택홀(250)이 형성되며, 상기 스토리지 콘택홀(250)을 통해 상기 스토리지 전극(230)과 접촉하는 화소전극(300)이 상기 보호막(136) 상에 형성된다.

<102> 상술한 바와 같이 본 발명에 따른 IPS모드의 액정표시장치는 개구율에 치명적인 영향을 미치는 불투명 금속으로 형성된 공통전극 및 화소전극을 실질적으로 투명한 도전성 금속으로 대체 함으로서, 개구율을 향상할 수 있고, 이에 따라 액정표시장치의 휘도를 향상할 수 있다.

<103> 또한, 휘도가 향상됨에 따라 백라이트의 밝기의 세기를 줄일 수 있음으로 인해 소

비전력을 줄일 수 있다.

<104> 예를 들어, 상기 화소전극 및 공통전극을 투명 도전성 물질로 형성할 경우 개구율이 약 10 % 이상 향상되는 효과를 얻을 수 있다.

<105> 도 11과 도 12는 도 8에 도시된 방법(공통배선을 먼저 형성하고, 공통 전극을 나중에 형성하는 방법)에 의해 상기 공통 전극(130)을 형성할 때, 가능한 구조를 도시한 도면이다.

<106> 즉, 도 11에 도시된 도면에서와 같이 상기 공통전극(130)을 형성할 때, 공통배선(120) 및 공통배선 패드(126)를 덮는 구조로 공통배선 보조전극(125)을 형성할 수 있을 것이다.

<107> 또한, 도 12에 도시된 도면에서와 같이, 공통전극(130)을 형성할 때 사용되는 투명 도전물질을 이용하여 게이트 배선(100) 및 게이트 패드(106)을 덮도록 게이트 배선 보조전극(105)을 형성할 수 있다.

<108> 상기와 같이 각 배선(게이트 배선, 공통배선)을 투명 도전성 물질(공통배선 보조전극, 게이트 배선 보조전극)로 덮는 구조로 형성하면, 추후 공정에서 식각액에 의한 상기 배선의 침식을 방지할 수 있다.

<109> 제 2 실시예

<110> 본 발명에 따른 제 2 실시예는 화소전극을 ITO로 사용한 제 1 실시예와는 달리 화소전극을 불투명 금속으로 사용하고, 상기 화소전극과 동시에 박막 트랜지스터의 차광막(블랙 매트릭스)을 형성하는 방법에 관한 것이다.

<111> 이하, 제 1 실시예와 같은 기능을 하는 구성요소에 관해서는 동일한 번호를 부여한다.

<112> 도 13은 본 발명의 제 2 실시예에 따른 액정표시장치의 평면을 도시한 도면으로, 본 발명의 제 1 실시예에 따른 액정표시장치의 평면을 도시한 도 6과 비교해서 화소전극(301)이 불투명 금속으로 형성된다는 것이다.

<113> 또한, 상기 화소전극(301)과 동일한 재질로 박막 트랜지스터의 채널영역을 가리는 차광막(150)이 형성되어 있다.

<114> 여기서, 상기 불투명 금속은 크롬(Cr)이 가능할 것이다.

<115> 도 14는 도 13의 절단선 X II-X II로 자른 단면을 도시한 단면도로서, 제 1 실시예에서 설명한 도 7의 단면도와 비교해서 다른 점은 액티브층(134)을 가리는 형태로 보호막(136) 상에 차광막(150)이 형성된다는 것이다.

<116> 또한, 화소전극(301)이 상기 차광막(150)과 동시에 동일한 패턴으로 형성된다.

<117> 그리고, 본 발명의 제 2 실시예에 따른 액정표시장치에 사용하는 액정은 노멀리 블랙(Normally Black)모드의 액정이 사용된다. 즉, 박막 트랜지스터에 전압이 인가되지 않을 때, 액정표시장치에 검은색의 화상이 표현되는 방식이다.

<118> 상기와 같이 차광막(150)과 상기 화소전극(301)을 동시에 동일 기판에 형성하면, 종래 컬러필터 기판에 형성되고, 게이트 배선 및 데이터 배선폭보다 크게 전면을 덮는 블랙 매트릭스를 사용할 때 보다 약 10 %의 개구율의 향상을 도모할 수 있다.

【발명의 효과】

- <119> 상술한 본 발명의 실시예로 IPS 모드의 액정표시장치를 제작할 경우 다음과 같은 특징이 있다.
 - <120> 첫째, 화소전극과 공통전극을 실질적으로 투명한 도전성물질을 사용함으로서, 개구율을 향상할 수 있는 장점이 있다.
 - <121> 둘째, 개구율이 향상됨으로서, 백라이트에서 발생한 빛이 많이 투과함으로 휘도를 개선할 수 있는 장점이 있다.
 - <122> 셋째, 동일한 백라이트의 전력으로 휘도를 향상할 수 있기 때문에 백라이트의 소비 전력을 낮출 수 있는 장점이 있다.
 - <123> 넷째, 화소전극을 불투명 도전금속으로 형성하고, 상기 화소전극과 동시에 박막 트랜지스터의 채널영역을 가리는 차광막을 형성함으로서, 종래 컬러필터에 형성되는 블랙매트 럭스를 제거할 수 있기 때문에 개구율이 향상되는 장점이 있다.

【특허청구범위】**【청구항 1】**

서로 이격되어 배치된 제 1, 2 기판과;

상기 제 1 기판 상에 일 방향으로 형성된 다수 개의 게이트 배선과;

상기 게이트 배선과 직교하는 방향으로 형성된 다수 개의 데이터 배선과;

상기 게이트 배선과 실질적으로 평행하게 연장된 공통배선과;

상기 공통배선이 연장된 방향을 따라 상기 공통배선을 덮고, 실질적으로 투명한 물

질인 공통배선 보조전극과;

상기 공통배선 보조전극에서 상기 데이터 배선과 동일한 방향으로 분기되고, 상기 공통배선 보조전극과 동일 물질인 다수 개의 공통전극과;

상기 공통전극과 실질적으로 평행하면서 상기 다수 개의 공통전극과 엇갈리게 배열되고, 상기 공통전극과 동일 물질인 화소전극과;

상기 제 1, 2 기판 사이에 충진된 액정층

을 포함하는 횡전계 방식의 액정표시장치.

【청구항 2】

청구항 1에 있어서,

상기 공통전극은 인듐-틴-옥사이드(ITO), 인듐-징크-옥사이드(IZO)에서 선택한 물질인 횡전계 방식의 액정표시장치.

【청구항 3】

청구항 1에 있어서,

상기 게이트 배선에는 상기 게이트 배선이 연장된 방향으로 상기 게이트 배선을 덮는 상기 공통배선 보조전극과 동일물질의 게이트 배선 보조전극을 더욱 포함하는 횡전계 방식의 액정표시장치.

【청구항 4】

기판과;

상기 기판 상에 형성되고 실질적으로 불투명한 금속인 게이트 전극과;

상기 게이트 전극과 동일 평면 상에 형성되고, 실질적으로 투명한 도전성 금속으로 형성된 다수 개의 공통전극과;

상기 게이트 전극 및 공통전극이 형성된 기판을 덮는 게이트 절연막과;

상기 게이트 전극 상부 상기 게이트 절연막 상에 형성된 액티브층과;

상기 액티브층 상에 형성된 소스 및 드레인 전극과;

상기 소스 및 드레인 전극이 형성된 기판 전면에 걸쳐 형성되고, 상기 드레인 전극의 일부가 노출된 드레인 콘택홀을 갖는 보호막과;

상기 보호막 상에 형성되고, 상기 드레인 콘택홀을 통해 상기 드레인 전극과 접촉 하며, 실질적으로 불투명한 금속으로 이루어진 다수 개의 화소전극과;

상기 화소전극과 동일물질이며, 상기 액티브층 상부 상기 보호막 상에 형성된 차광 막을 포함하는 횡전계 방식의 액정표시장치.

【청구항 5】

기판을 구비하는 단계와;

상기 기판 상에 실질적으로 불투명한 제 1 금속으로 게이트 전극을 갖는 게이트 배선과 상기 게이트 배선과 평행한 공통배선을 형성하는 단계와;
실질적으로 투명한 제 2 금속으로 상기 공통배선과 접촉하는 다수개의 공통전극을 형성하는 단계와;

상기 제 1 및 제 2 금속이 형성된 기판 상에 게이트 절연막을 형성하는 단계와;

상기 게이트 전극이 형성된 게이트 절연막 상에 액티브충을 형성하는 단계와;

실질적으로 불투명한 제 3 금속으로 상기 게이트 배선과 수직한 방향으로 데이터 배선과, 상기 데이터 배선에서 연장되고 상기 액티브충과 접촉하는 소스 전극과, 상기 게이트 전극을 중심으로 상기 소스 전극과 대응되는 방향에 드레인 전극과, 상기 공통배선 상부 상기 게이트 절연막 상에 스토리지 전극을 형성하는 단계와;

상기 제 3 금속 상부에 상기 드레인 전극 및 상기 스토리지 전극의 일부가 각각 노출된 드레인 콘택홀 및 스토리지 콘택홀을 갖는 보호막을 형성하는 단계와;

실질적으로 불투명한 제 4 금속으로 상기 드레인 콘택홀 및 상기 스토리지 콘택홀을 통해 상기 드레인 전극과 스토리지 전극과 접촉하고, 상기 각 공통전극과 서로 엇갈리게 다수개의 화소전극을 형성하는 단계

를 포함하는 획전계 방식의 액정표시장치 제조방법.

【청구항 6】

청구항 5에 있어서,

상기 제 4 금속으로 상기 액티브층 상부 상기 보호막 상에 차광막을 형성하는 단계
를 더욱 포함하는 횡전계 방식의 액정표시장치 제조방법.

【청구항 7】

서로 이격되어 배치된 제 1, 2 기판과;

상기 제 1 기판 상에 일 방향으로 형성된 다수 개의 게이트 배선과;

상기 게이트 배선과 직교하는 방향으로 형성된 다수 개의 데이터 배선과;

상기 게이트 배선과 실질적으로 평행하게 연장된 공통배선과;

상기 공통배선의 일부를 덮으며, 상기 데이터 배선과 동일한 방향으로 분기되고 실
질적으로 투명한 물질인 다수개의 공통전극과;

상기 공통전극과 실질적으로 평행하면서 상기 다수 개의 공통전극과 엇갈리게 배
열되고, 상기 공통전극과 동일 물질인 화소전극과;

상기 제 1, 2 기판 사이에 충진된 액정층

을 포함하는 횡전계 방식의 액정표시장치.

【청구항 8】

청구항 7에 있어서,

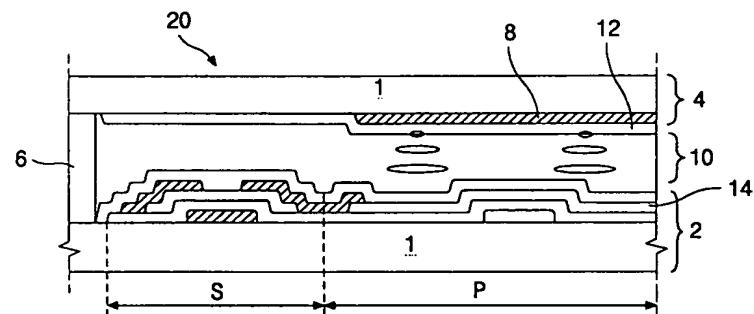
1019990058108

2000/11/1

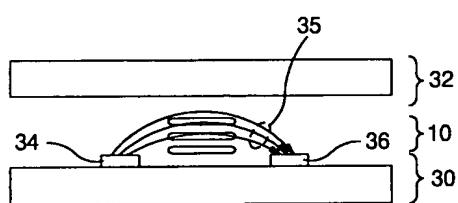
상기 공통배선은 상기 공통전극의 일부를 덮는 것을 특징으로 하는 횡전계 방식의 액정 표시장치.

【도면】

【도 1】



【도 2】

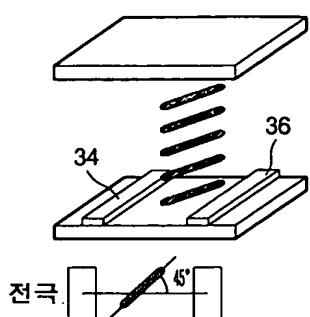


1019990058108

2000/11/1

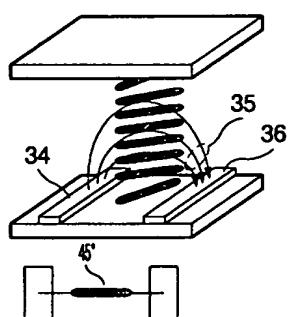
【도 3a】

off 상태

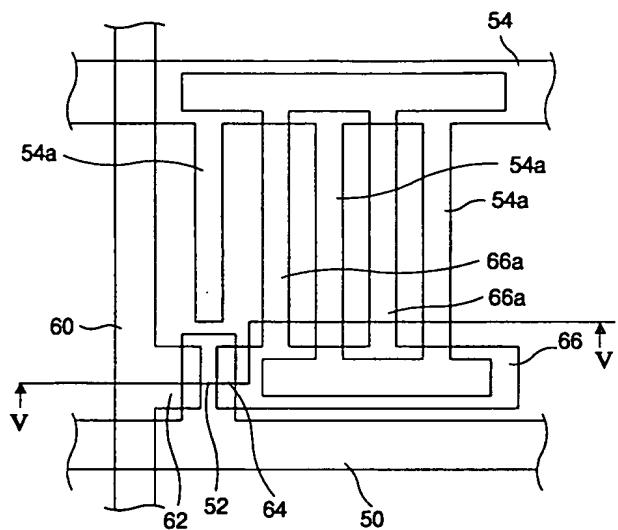


【도 3b】

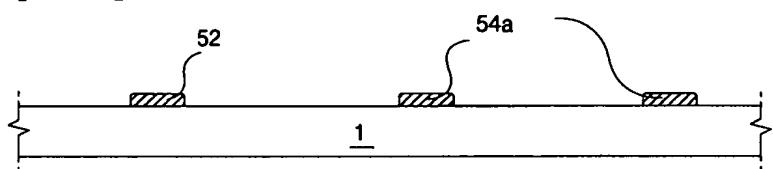
on 상태



【도 4】



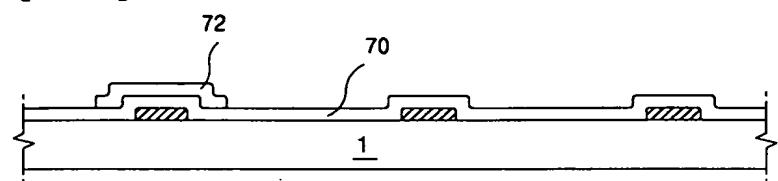
【도 5a】



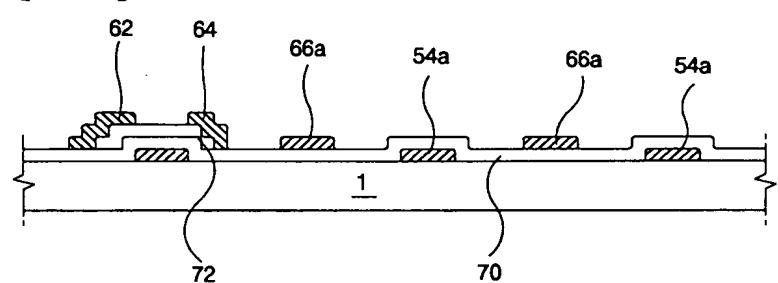
1019990058108

2000/11/1

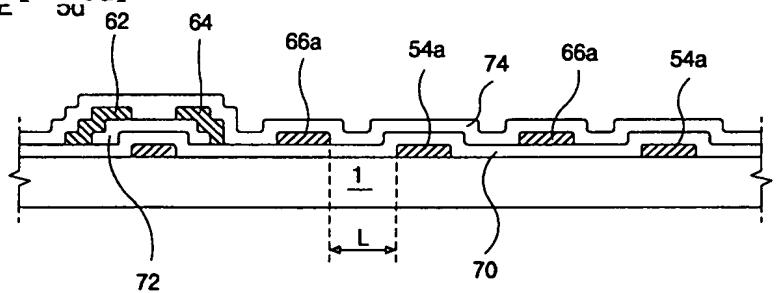
【도 5b】



【도 5c】



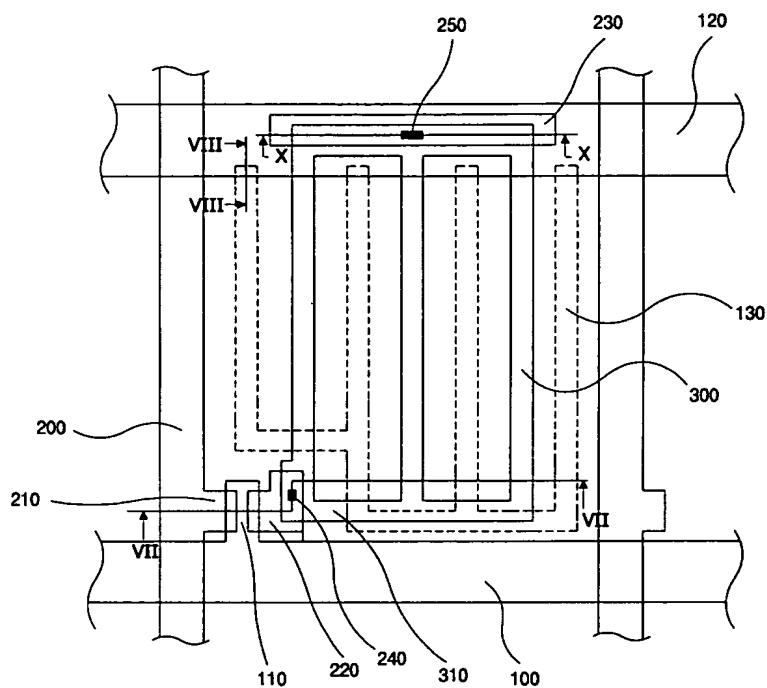
【도 5d】



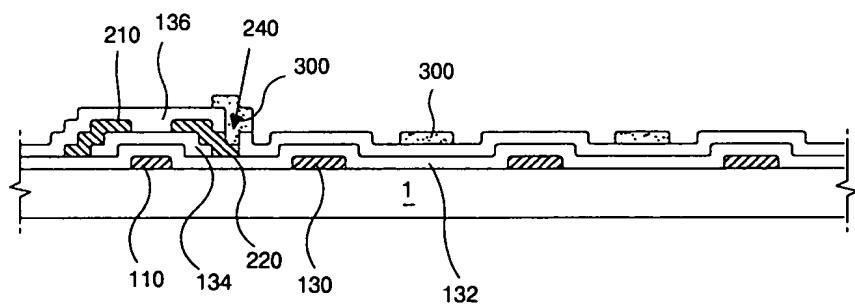
1019990058108

2000/11/1

【도 6】



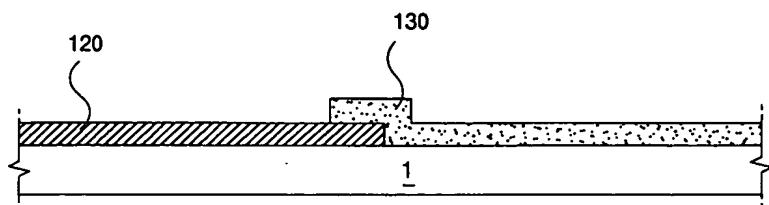
【도 7】



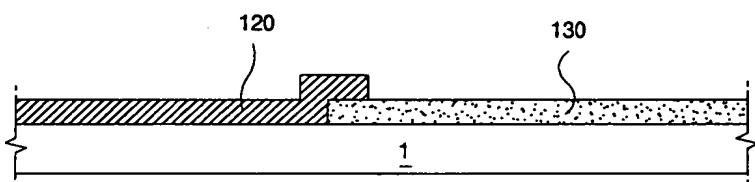
1019990058108

2000/11/1

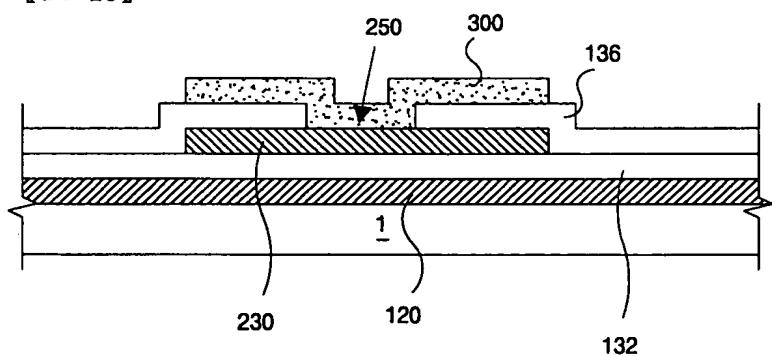
【도 8】



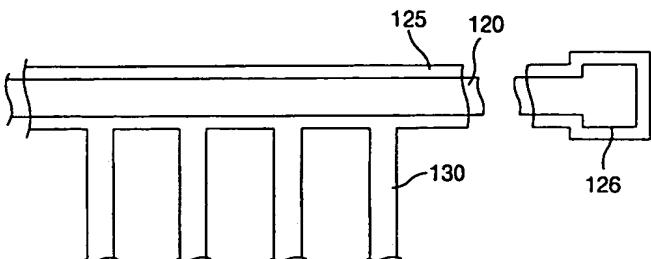
【도 9】



【도 10】



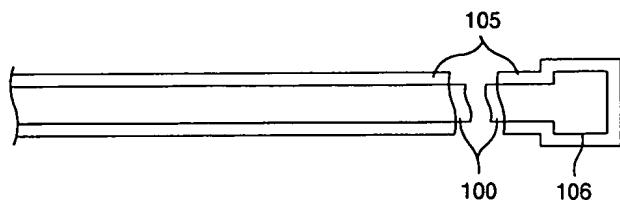
【도 11】



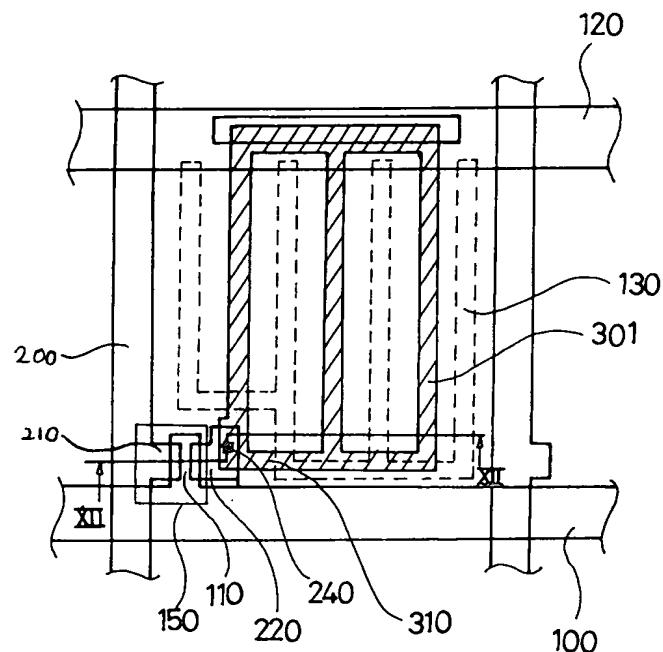
1019990058108

2000/11/1

【도 12】



【도 13】



【도 14】

